

PatentWeb
HomeEdit
SearchReturn to
Patent List

Help

☐ Include in patent order**MicroPatent® Worldwide PatSearch: Record 1 of 1**

[no drawing available]



JP01042102

MANUFACTURE OF CHIP RESISTOR

TAIYOUSHIYA DENKI KK

Inventor(s): SASAKI YUKITOSHI

Application No. 62198626 , Filed 19870807 , Published 19890214

Abstract:

PURPOSE: To make a path of an electric current in a resistor long and to reduce a noise of the resistor by a method wherein a part between electrodes divided by a slit is formed in such a way that the part is interconnected in a zigzag manner.

CONSTITUTION: A nearly square or rectangular thick-film resistor 11 is formed on a substrate; then, one pair of electrodes 12, 13 are formed at both ends of the resistor 11. Slits 11aW11c are formed in the resistor 11 by a trimming operation by using a laser machining process; after that, the surface of the resistor 11 is covered with a protective film. At this stage, because no electric current flows to the slits 11aW11c, a path of an electric current in the resistor 11 is made long due to the slits 11aW11c and the path where the electric current flows in the resistor 11 between the electrodes 12, 13 is made long. By this setup, it is possible to remarkably improve a noise characteristic of a chip resistor.

COPYRIGHT: (C)1989,JPO&Japio

Int'l Class: H01C01706 H01C00700 H01C01724

MicroPatent Reference Number: 000652030

COPYRIGHT: (C) JPO

⑫ 公開特許公報(A)

昭64-42102

⑬ Int.Cl.⁴H 01 C 17/06
7/00
17/24

識別記号

庁内整理番号

P-7303-5E

B-8525-5E

C-7303-5E

⑭ 公開 昭和64年(1989)2月14日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 チップ抵抗器の製造方法

⑯ 特 願 昭62-198626

⑰ 出 願 昭62(1987)8月7日

⑱ 発 明 者 佐々木 幸敏 岐阜県可児市羽生ヶ丘4丁目52番地
⑲ 出 願 人 太陽社電気株式会社 岐阜県多治見市小田町6丁目1番地
⑳ 代 理 人 弁理士 長屋 文雄

明 細 書

1. 発 明 の 名 称

チップ抵抗器の製造方法

2. 特 許 請 求 の 範 囲

(1) 一対の電極間に抵抗体を結合し、ついで、該抵抗体間に交互の方向より任意数のスリットを設けて該電極間をシグザグ状に連結しうべくすることを特徴とするチップ抵抗器の製造方法。

(2) スリットが、トリミング加工により形成されることを特徴とする特許請求の範囲第1項記載のチップ抵抗器の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、電子機器に用いる低雑音でパルス性ノイズの殆どないチップ抵抗器の製造方法に関するものである。

(従 来 の 技 術)

従来、電子機器の小型化や面実装化にともない、

電子部品がリードレス部品化されている。その中でも特にチップ抵抗器が多く使われている。

該従来のチップ抵抗器について第2図に従って説明する。

チップ抵抗器2の抵抗体21の両端に一対の電極22、23が形成されている。

この、チップ抵抗器2は小型、軽量であるが、反面、炭素皮膜抵抗器等よりも雑音レベルが高く、過負荷に対する耐性が低いという欠点があった。特に抵抗雑音の大きな値を有するものは、オーディオ増幅器の初段等信号レベルの小さな回路に使用することができないので、抵抗雑音レベルが高いことは大きな問題となる。

(発明が解決しようとする問題点)

そこで本発明は、従来の欠点のうち、とりわけ雑音の問題点について改良して、低雑音化したチップ抵抗器の製造方法の開発を目的とするものである。

(問題点を解決するための手段)

すなわち本発明は、抵抗体の両端に電極を設けるチップ抵抗器の製造方法において、前記抵抗体に任意数のスリットを設けることにより、前記両電極間の電流通路を長くするチップ抵抗器の製造方法である。

(作用)

上記手段により構成される本発明は、抵抗体のスリットには電流が流れないので、スリットで区分され電極間をジグザグ状に連結した状態に形成したので、抵抗体の細い通路を電流が流れることになり、よって、抵抗体の電流通路が長いものとなって、抵抗体の雑音を減少することとなる。

(実施例)

以下引き続き本発明の要旨をさらに明確にするため、図面を利用して一実施例を説明する。

第1図はチップ抵抗器1の製造方法を示したもので、まず、図示しない基板上に略正方形又は長

小さくすると抵抗雑音が小さくなることになる。

よって、前記実施例では約10〜25dB雑音特性が改善され、しかも厚膜抵抗独特のパルス性ノイズもほとんど消滅した。

なお、前記実施例ではスリットの形成方法をレーザー加工について説明したが、最初からスクリーン印刷のみで形成したり、さらに、レーザー・トリミングと組み合わせて加工する等任意の加工方法でなしてもよく、かつ、該抵抗体のスリットの数を三条としたがこれに限定されることなく、また、抵抗体、電極、スリットの形状、大きさ、材料さらには数等は本実施例に限定されるものではなく、前記した本発明の目的、作用及び後記する発明の効果が達成される範囲において、これらは本発明の要旨を何ら変更するものでないことは中すまでもない。

(発明の効果)

以上詳細に説明したように本発明は、一対の電

方形の厚膜状抵抗体11を形成する。次に一対の電極12、13を抵抗体11の両端に形成する。

そして、該抵抗体11にスリット11a〜11cをレーザー加工のトリミングにより形成する。その後、抵抗体11の表面を図示しない保護膜で覆う。

このとき、スリット11a〜11cには電流が流れないので、スリット11a〜11cにより抵抗体11の電流通路が長くなることとなり、よって、電極12、13間の抵抗体11を流れる電流通路が長くなる。

そのため、電極12、13間に印加する電圧を電流経路の長いパスで分担するため、単位長さ辺りで負担する電圧が小さくなるので、電流雑音が小さくなる。

また、抵抗雑音としては、前記電流雑音の外に熱雑音がある。しかし、この熱雑音は一般に前記電流雑音より小さい。そのため、前記電流雑音を

極間に結合された抵抗体へ交互の方向より任意数のスリットを設けて、この抵抗体をジグザグ状に連結して、前記電極間の電流通路を長くしたので、チップ抵抗の雑音特性を著しく改善することができる。

このため、従来より信号レベルの低い増幅器等にもチップ抵抗器を使用することが可能となり、よって、チップ抵抗器の用途を広くすることができ、さらに、従来チップ抵抗器が使用されていた電子回路において、雑音特性を改良することができ、また、過負荷に対する耐性等諸性能も大幅に改善できる等本発明は実用上、まことに優れた発明である。

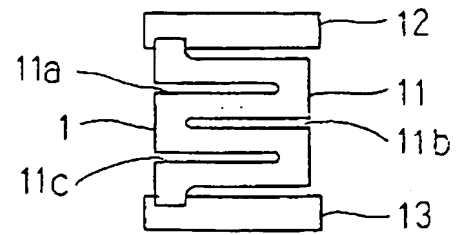
4. 図面の簡単な説明

図面は本発明チップ抵抗器の製造方法の一実施例を示したもので、第1図は平面図、第2図は従来例の平面図である。

1 - - - - - チップ抵抗器

11-----抵抗体
 11a~11c---スリット
 12, 13-----電極。

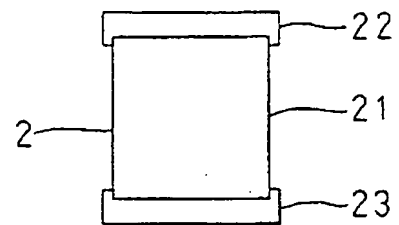
第 1 図



特許出願人 太陽社電気株式会社
 代理人 弁理士 長 屋 文 雄



第 2 図



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-205004

(43)Date of publication of application : 05.08.1997

(51)Int.Cl. H01C 7/00
H01C 17/242

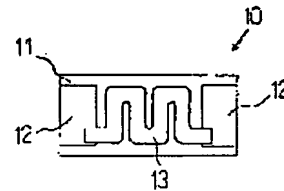
(21)Application number : 08-032711 (71)Applicant : TAIYOUSHIYA DENKI KK

(22)Date of filing : 26.01.1996 (72)Inventor : FURUYAMA KIYOBUMI

(54) CHIP RESISTOR AND ITS MANUFACTURING METHOD**(57)Abstract:**

PROBLEM TO BE SOLVED: To improve surge characteristics of a chip resistor by a method wherein the resistor is meandered between a pair of electrodes by a specific turn or more.

SOLUTION: Electrode paste is printed and sintered at both ends of a rectangular parallelepiped board 11 to form a pair of electrodes 12, and next resistor paste is screen-printed and sintered so that a resistor is meandered and connected between the electrodes 12 by 3 turns, to form a resistor 13. Accordingly, since the resistor 13 is meandered by 3 turns, a length is sufficient and surge characteristics become excellent. Further, it is possible to manufacture the chip resistor with a simple manufacturing step of only screen printing.



LEGAL STATUS

[Date of request for examination] 26.01.1996

[Date of sending the examiner's decision of rejection] 12.01.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3138631

[Date of registration] 08.12.2000

[Number of appeal against examiner's decision of rejection] 11-02326

[Date of requesting appeal against examiner's decision of rejection] 12.02.1999

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office